

TRAMOS (Trapping MOS or Deep Trapping Gate MOS) for the inner detector of particle detectors

PROBLEMATIQUE

Une des motivations première de cette proposition de thèse provient de la physique des particules. Les détecteurs de vertex actuels ne satisfont pas la plupart des exigences techniques requises en termes de compacité et de vitesse, de résolution point à point, en dépit de progrès réalisés avec des capteurs CMOS, en ce qui concerne la résolution spatiale. Récemment l'IRFU a proposé un nouveau dispositif fondé sur les principes de fonctionnement différents du capteur CMOS. La principale caractéristique de ce dispositif est d'éliminer la diode de collecte remplacée par une grille de type nouveau, nommée ici grille piégeante (DTG, ou Deep Trapping Gate), donnant naissance à un nouveau dispositif MOS, le TRAMOS (Trapping Mos). Cela conduit à réduire significativement les dimensions du pixel, par l'empilement du transistor de lecture et de l'électrode de détection et l'élimination du transistor de polarisation. Des simulations ont montré la validité du principe [1-2]. Les applications en dehors de la physique de base pourraient inclure l'imagerie, de la lumière visible aux photons X, surtout quand une tolérance élevée aux radiations ionisantes et non ionisantes est requise. De par sa compacité et son mode de fonctionnement pour la première variante, la tolérance aux défauts de déplacements devrait être beaucoup plus grande que pour les capteurs CMOS classiques (MAPS [3]).

Les autres technologies étudiées jusqu'à présent sont basées sur les capteurs CMOS (pour lequel l'Irfu / Saclay a été impliqué), les CCD et la DEPFET (FET déserté). Le capteur CMOS utilise une diode pn en tant qu'élément détecteur. Le DEPFET utilise la modulation du canal par la charge localisée dans un puit de potentiel, et les CCD le transfert de charge entre deux cellules voisines. La seule

technologie pixel qui soit implémentée à une large échelle est cela basée sur l'hybridation d'un détecteur silicium sur une puce silicium, mais la taille de ces détecteurs limite leur résolution spatiale, malgré de bonnes performances en vitesse de lecture. Ces technologies une à une ne satisfont pas toutes les contraintes réunies : vitesse, réduction des dimensions et tolérance aux rayonnements en particulier hadroniques. Jusqu'à présent, seuls les détecteurs CMOS entièrement intégrés à l'électronique de lecture ont une résolution spatiale suffisante malgré une tolérance aux défauts de déplacement trop limitée. Une solution globale adéquate pour les détecteurs pixels devrait être un point de départ pour un développement réussi, le TRAMOS est alors une des meilleures solutions potentielle. D'autres pixels basés sur des matériaux dont les défauts d'irradiation peuvent recourir à des températures suffisamment basses comme le germanium sont une alternative crédible qui pourra être étudiée parallèlement aux détecteurs TRAMOS, essentiellement par simulation si le temps et les moyens le permettent.

TRAVAIL PROPOSE

Les trois années devraient principalement être dévolues au développement technologique de ces structures de détection, en utilisant principalement les facilités fournies par certaines plates-formes technologiques et laboratoires (CNRS-CEA). Le travail proposé devrait inclure des simulations TCAD (technologiques) et les mesures des structures de test et sous certaines conditions l'étude des effets des rayonnements sur les (s) dispositifs développés. A l'issue de cette période, le (la) candidat(e) aura acquis des connaissances nouvelles et une expérience certaine dans les domaines de la détection de particules et de la physique et technologie des semiconducteurs. Les caractérisations électriques et structurales

des dispositifs seront nécessaires au cours de l'avancement du travail de thèse en collaboration avec les laboratoires partenaires. Après quoi, plus fondamentalement, le (la) candidate devra simuler physiquement le fonctionnement d'un tel détecteur et évaluer son potentiel pour la physique des particules, le collisionneur linéaire international (ILC) étant l'objectif principal, les futures expériences LHC étant un objectif à plus court terme. D'autres applications de ces technologies sont l'astrophysique, la physique nucléaire et de physique médicale. Une bonne formation en physique fondamentale sera nécessaire, ou devrait être acquise au cours de l'avancement des travaux en vue de défendre le travail sous la forme d'une thèse générale et d'importance. Un des buts du travail de ce travail est d'obtenir des éléments permettant de déterminer quel type de pixel est le plus adapté à court et à long termes aux exigences de la physique des particules, au cours du travail, de thèse il devrait être possible de choisir entre un développement final pour deux variantes de départ de pixels TRAMOS.

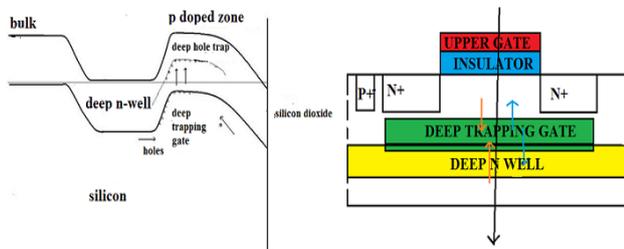


Fig. 1: left: band diagram of the trapping MOS structure showing the deep trapping gate. The hole traps can be replaced by a quantum well. right: simplified schematic view of the MOS structure introduced here for particle detection. The deep trapping gate (DTG) is shown (green), as well as the track of an impinging particle (vertical arrow). Due to the barrier holes (orange arrows) migrate towards the DTG and electrons (blue) escape towards the bulk and channel, leaving the DTG positively charged.

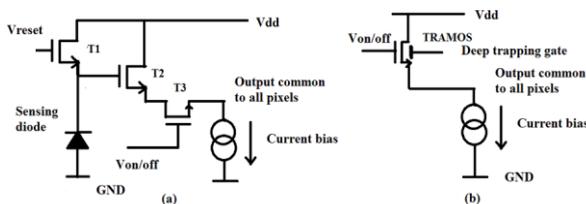


Fig. 2: (a): CMOS pixel with a single diode (3 Transistors scheme). The current bias source is part of the readout bottom row circuitry. (b) Schematic of a proposed DTG pixel with TRAMOS transistor readout

Dans un premier temps le travail de thèse concernera l'étude préalable de deux options permettant le fonctionnement du TRAMOS. Au préalable un travail expérimental de petite ampleur devra être fait pour s'assurer de fonctionnalité physique de la grille piègeante, au moyen de mesures électriques et optiques essentiellement

DESCRIPTION ENCADREMENT

Le travail proposé se fera essentiellement au sein du laboratoire IRFU/SEDI/DePhys, dont l'orientation sur la simulation de détecteurs permettra au candidat(e) de profiter de certaines de ses compétences. L'encadrement local sera assuré par un membre de ce laboratoire. Le (la) candidate pourra aussi bénéficier de l'environnement du Service de Physique des Particules, afin de répondre aux nécessités imposées par les détecteurs pixels pour le futur ILC.

FORMATION ET COMPETENCES REQUISES

Le (La) candidat(e) adéquat(e) devra être du niveau Master II ou équivalent et avoir les connaissances nécessaires pour réaliser un véhicule de test à partir du concept initial. Des compétences en physique, détecteurs, sciences de matériaux et technologie des semi-conducteurs et une formation ou une petite expérience en électronique est attendue. Une bourse/contrat de trois ans sera proposée pendant la durée du projet. Les candidat(e)s avec un cursus universitaire en sciences de base et intéressés directement par les aspects expérimentaux retiendront particulièrement notre attention. En tant que jeune chercheur, il (elle) pourra prendre des initiatives au sein de la R & D et devra être capable de collaborer avec d'autres ingénieurs et chercheurs, à l'IRFU ou avec les Instituts partenaires. Il (elle) bénéficiera de de l'environnement scientifique de l'IRFU/SEDI dans le domaine des détecteurs et éventuellement des laboratoires partenaires LASS et IM2NP ainsi que le laboratoire de l'Université Paris-Saclay dans leur domaines réciproques. Un Master II en Physique avec une formation complémentaire en sciences appliquées et de l'ingénieur, ou un Master en électronique ou équivalent et un goût pour la physique fondamentale satisferont les prérequis. Une bonne connaissance ou intérêt en

microélectronique serait aussi un argument favorable.

COMPETENCES ACQUISES AU COURS DE LA THESE :

Le (la) candidate acquerra durant la thèse des connaissances dans le domaine de la simulation (TCAD) de dispositifs semiconducteurs, ainsi que la simulation de procédés de fabrication de ces dispositifs. La même remarque pourra être faite pour la caractérisation essentiellement électrique du nouveau dispositif TRAMOS, qui permettra d'apporter des compétences en microélectronique. Des connaissances en physique des particules et en détection feront parties des compétences acquises au cours de ces trois années de thèse.

COLLABORATIONS/PARTENARIATS

Laboratoires de l'Université Paris-Saclay, Jannus-Emir Saclay, CNRS (IM2NP Marseille, LASS Toulouse) et éventuellement Université Technique de Dresde.

CONTACTS

Contact et encadrement: Nicolas Fourches,
IRFU/SEDI/DePhys : CEA Saclay, 91191
GIF/YVETTE CEDEX, France
nicolas.fourches@cea.fr

POUR EN SAVOIR PLUS, REFERENCES :

- [1] “A novel CMOS detector based on a deep trapping gate”, Nicolas T. Fourches, Nucl. Sci. Symp. Conf. Rec. (NSS/MIC, 2010), p 655-658, 2010, Knoxville, Tennessee:
<http://10.1109/NSSMIC.2010.5873840>
- [2] “Silicon MOS Pixel Based on the Deep Trapping Gate Principle: Design and Material Science Challenges”, Nicolas T. Fourches et al.
<http://arxiv.org/abs/1412.8043>
- [3] “Device simulation of Monolithic Active Pixel Sensors: Radiation damage effects”, NT. Fourches, Nuclear Science Symposium Record, Pages 2523-2529, and in IEEE Transactions On Nuclear Science, Vol. 56, No.6, December 2009, Pages 3743-3751,
<http://10.1109/TNS.2009.2031540>